



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **08031869 A**(43) Date of publication of application: **02.02.96**

(51) Int. Cl.

H01L 21/60
H01L 21/56
H01L 23/28

(21) Application number: **06240111**(22) Date of filing: **04.10.94**(30) Priority: **09.05.94 JP 06 94881**(71) Applicant: **NEC CORP**(72) Inventor: **URUSHIMA MICHITAKA**

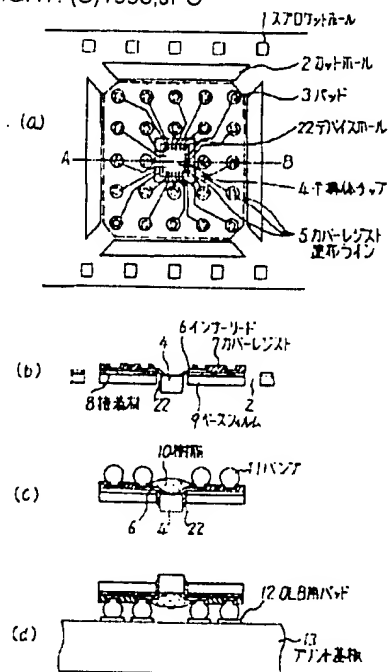
(54) **SEMICONDUCTOR DEVICE, MANUFACTURE
 THEREOF AND MOUNTING INSPECTION
 METHOD THEREFOR**

COPYRIGHT: (C)1996,JPO

(57) Abstract:

PURPOSE: To obtain an inexpensive TAB semiconductor device in which reflow can be performed easily and collectively with other packages.

CONSTITUTION: Pads 3 are formed on the outer circumference of a device hole 22 in a TAB tape and an insulating cover resist 7 is applied in order to protect a wiring pattern as shown by a cover resist coating line 5. Inner leads 3 are then connected with a semiconductor chip 4 and to secure the inner leads 6 and a base film 9 firmly, the cover resist 7 is formed wider than the device hole 22 and the base film 9, as well as the chip, is resin coated. Subsequently, electrode bumps 11 to be bonded to a printed board 13 are formed and separated through cut holes 2 before being connected to OLB pads 12 simultaneously with other types of packages through collective reflow.



特開平8-31869

(43) 公開日 平成8年(1996)2月2日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/60	3 1 1 R	7726-4E		
21/56	E			
23/28	T	6921-4E		

審査請求 有 請求項の数26 O L (全 9 頁)

(21) 出願番号 特願平6-240111

(22) 出願日 平成6年(1994)10月4日

(31) 優先権主張番号 特願平6-94881

(32) 優先日 平6(1994)5月9日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 漆島 路高

東京都港区芝五丁目7番1号 日本電気株式会社内

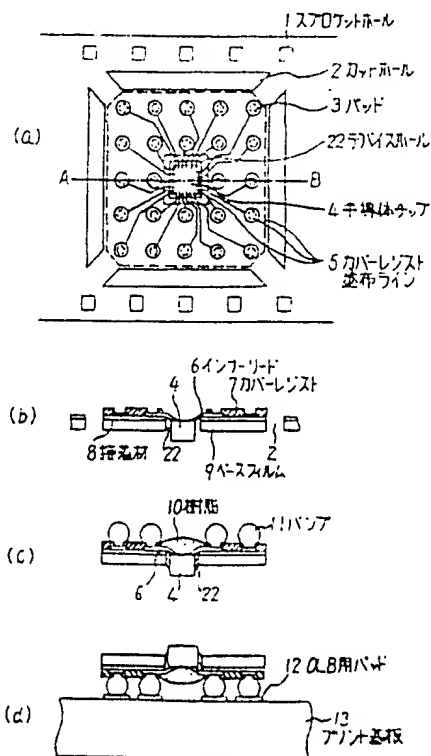
(74) 代理人 弁理士 京本 直樹 (外2名)

(54) 【発明の名称】 半導体装置及びその製造方法及びその実装検査方法

(57) 【要約】

【目的】容易に他のパッケージと一括リフローでき、かつ安価なTAB型半導体装置を提供することを目的とする。

【構成】TABテープのデバイスホール22の外周部にパッド3を形成し、カバーレジスト塗布ライン5に示しているように、配線パターンの保護の為、絶縁性のカバーレジスト7を塗布する。次に、インナーリード6と半導体チップ4を接続する。半導体チップ4の保護及びインナーリード6とベースフィルム9を確実に固定するため、上述したように、カバーレジスト7をデバイスホール22より広く形成し、樹脂をチップ上部だけでなく、ベースフィルム9上にもコーティングする。その後、プリント基板13と接合する為の電極パンプ11を形成し、カットホール2にて切断・分離してO L Bパッド12に他品種と同時に一括リフローにて接続する。



【特許請求の範囲】

【請求項1】 搬送用及び位置決め用のスプロケットホール、半導体チップを接続する為に設けられたデバイスホール及び実装基板へ実装する前に切断分離するために設けられたカットホールを有するフィルムキャリアテープに、半導体チップの電極と接続する為のインナーリード及び前記インナーリードと同一平面上に外部と接合する為に設けられたパッドが金属箔にて配線されたパターンを設けたTABテープを形成し、前記半導体チップのパッド電極と前記インナーリードを接続し、バンパを介して、前記パッドと実装基板とを接合する構造を持ったことを特徴とする半導体装置。

【請求項2】 請求項1のTABテープを用い、前記インナーリードと半導体チップと接合する工程と、半導体チップの保護及び接合した前記インナーリードとTABテープの固定を目的とした樹脂をコーティングする工程と、前記パッド上にバンパを形成する工程と、上記半導体チップ付TABテープをフィルムキャリアから切断分離し、前記パッド上に形成されたバンパに対応する実装基板のOLB用パッドを位置決めする工程と、前記バンパとOLB用パッドを接合する工程とを少なくとも有する半導体装置の製造方法。

【請求項3】 請求項1において、前記フィルムキャリアテープ上及び前記配線パターン上に表面保護の為のカバーレジストを設けたことを特徴とする半導体装置。

【請求項4】 請求項3のカバーレジストの前記パッド部の塗布位置を、前記パッドのサイズよりも僅かに小さく塗布したことを特徴とする半導体装置。

【請求項5】 請求項3において、前記デバイスホールと最もデバイスホール側に位置する前記パッドの位置を基準にカバーレジストを設けない部分を前記デバイスホール外周部に設けたTABテープを用い、その部分にも前記樹脂をコーティングし、前記TABテープと前記インナーリード及び半導体チップを固定したことを特徴とする半導体装置。

【請求項6】 請求項3の半導体装置において、カバーレジストの初期弾性率が、ベースフィルムの初期弾性率の1/10以下のものであることを特徴とした半導体装置。

【請求項7】 請求項1において、前記デバイスホール内に前記配線パターンと同材の吊りリードを設け、前記吊りリードに請求項3もしくは4で設けた前記カバーレジストを形成し、前記半導体チップ表面上に位置する部分に、吊りリードにつながるスルーホールを所要に応じた数だけ形成したTABテープを用い、放熱用バンパを前記スルーホール部に形成し、前記放熱用バンパを前記実装基板に接続したことを特徴とする半導体装置。

【請求項8】 請求項7の半導体装置において、前記フィルムキャリアテープ上のバンパ形成と同時に放熱用バンパを形成する工程と、前記実装基板のOLBパッドに

接続すると同時に、放熱用に設けられたOLBパッドに同時に接続する工程を少なくとも含む半導体装置の製造方法。

【請求項9】 請求項3において、前記パッドに前記パッド中心と同心円上の溝を設けたことを特徴とする半導体装置。

【請求項10】 請求項9において、前記パッドに設けた溝が基板まで達しておりかつ内側と外側のパッドが少なくとも一部分で接続されていることを特徴とする半導体装置。

【請求項11】 請求項1において、前記パッドが前記デバイスホールの対面する2方向にのみあることを特徴とする半導体装置。

【請求項12】 請求項1において、前記フィルムキャリアテープが透明性を持つ材料であることを特徴とする半導体装置。

【請求項13】 請求項12において、前記フィルムキャリアテープの実装面と反対の側に透明な補強材を設けたことを特徴とする半導体装置。

【請求項14】 請求項1または12において、前記フィルムキャリアテープの端に補強のための樹脂または金属の枠を設けたことを特徴とする半導体装置。

【請求項15】 請求項12において、前記フィルムキャリアテープの実装面と反対の側に前記パッドと対応する場所に孔が開いた不透明な補強材を有することを特徴とする半導体装置。

【請求項16】 請求項12または請求項13において、前記フィルムキャリアテープの前記パッドを有する面に、実装基板に対する方向性がわかる方向性識別パターンを有することを特徴とする半導体装置。

【請求項17】 請求項12または請求項13において、前記フィルムキャリアテープの前記パッドを有する面に、実装基板の目標パターンに対する位置認識パターンを有することを特徴とする半導体装置。

【請求項18】 請求項2において、前記フィルムキャリアの前記パッドを有する面に設けられた前記位置認識パターンを、前記フィルムキャリアテープを介して認識し、実装基板の目標パターンに位置合わせすることにより、前記バンパと前記実装基板のOLB用パッドとを位置決めすることを特徴とする半導体装置の製造方法。

【請求項19】 請求項16において、半導体装置を実装基板に実装した後、バンパの接合具合もしくは実装基板に対する半導体装置の方向性を前記透明性を持つフィルムキャリアテープを通して目視で検査することを特徴とする半導体装置の検査方法。

【請求項20】 請求項19において、前記フィルムキャリアテープと実装基板との間に光を当てることを特徴とする半導体装置の検査方法。

【請求項21】 請求項1または7において、前記半導体チップ裏面に放熱板を設けたことを特徴とする半導体

装置。

【請求項 2 2】 請求項 2 1 において、前記パンプが銅、又は銀の核とその周囲を半田がとりまく二重構造になっていることを特徴とする半導体装置。

【請求項 2 3】 請求項 2 1 において、前記放熱板の材質が銅／タングステンまたは銅／タングステン／ニッケルの混合物であることを特徴とする半導体装置。

【請求項 2 4】 請求項 1 または 1 1 において、前記パッドを外周が正方形もしくは長方形の配列とし、その頂点にあたる部分には前記パッドを設けないことを特徴とする半導体装置。

【請求項 2 5】 請求項 2 4 において、前記パッド配列のコーナー部パッド配列長と中央部パッド配列長とが等しいことを特徴とする半導体装置。

【請求項 2 6】 請求項 1 又は 1 1 において、パッド最内周の配列のパッドのコーナーに位置するパッド及び前記コーナーに位置する前記パッドと隣接する前記最内周配列のパッドのうち少なくとも 1 つのパッドを削除したことを特徴とする半導体装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、TAB テープを用いた半導体装置において、パンプを用いて実装基板に接続する半導体装置およびその製造方法に関する。

【0002】

【従来の技術】 一般的に、TAB 方式の実装に用いられるフィルムキャリアテープは図 3 (a)、(b) に示すように、ポリイミド等の絶縁性のベースフィルム 9 に搬送及び位置決め用のスプロケットホール 1 を形成し、かつ半導体チップ 4 が入る為の開孔部であるデバイスホール 2 2 が形成され、そのベースフィルム 9 の表面には、銅箔等の金属箔を接着し、かつこれをフォトリソグラフィ技術により所要パターンに形成してインナーリード 6 とアウターリード 2 0 及び電気選別のためのテストパッド 2 1 等を形成する。前記インナーリード 6 は前記デバイスホール 2 2 内に突出しており、これとつながってデバイスホール 2 2 の外側に演出し、前記アウターリード 2 0 と配線されている。更にその銅箔等の金属箔の保護膜として金、錫、半田等のメッキが施されている。また、アウターリード 2 0 の直下部のベースフィルム 9 には OLB ホール 1 9 が形成されており、この OLB ホール 1 9 とデバイスホール 2 2 の間はリードを保持するサスペンダー 2 3 が形成されている。

【0003】そして、このフィルムキャリアテープのインナーリード 6 と半導体チップ 4 とをボンディングする際には、あらかじめ半導体チップ 4 の電極上に金属突起物である ILB 用パンプ 2 4 を設けておき、この ILB 用パンプ 2 4 上に接合するインナーリード 6 を配置させ、その背後よりボンディングツールで前記インナーリード 6 を押圧しながら加熱することにより、圧着もしくは

共晶法により前記インナーリード 6 と ILB 用パンプ 2 4 を接合している。

【0004】その後、図 3 (c) に示すように、半導体チップ 4 の表面に形成された回路を保護するため、樹脂 1 0 を塗布する。次いで、前記電気選別パッド 2 1 を用い電気選別後、OLB ホール 1 9 部で切断・分離し、図 3 (d) に示すようにプリント基板 1 3 の OLB 用パッド 1 2 にアウターリード 2 0 を位置決めし熱圧着法で接合することにより、実施されていた。

【0005】

【発明が解決しようとする課題】 上述した、TAB 型半導体装置の製造方法では、基板に接続する際、 $35\mu\text{m}$ 厚と非常に薄いのでアウターリードの位置精度、コプラナリティーが高精度で必要で、これに対応する為、OLB 用ボンダーが必要であった。更にこの場合、熱圧着でプリント基板に接続するためリベア性に欠け、加えて大きな欠点としては、他の例えば QFP 等の一括リフローで実装可能なパッケージと別工程で実装する必要があった。この為、TAB 型半導体装置は、特殊なパッケージとして取り扱われ、汎用性が不十分であった。

【0006】一方、一括リフロー可能な QFP 等のアウターリードピッチは、 0.4mm ピッチ程度が限界とされている。この限界に対し、日経マイクロデバイス 1994 年 3 月号 P 58～64 に記載されている様に、パッケージ裏面に外部端子として格子状に半田パンプを配置した表面実装型パッケージとして BGA (Ball Grid Array) が紹介されている。このパッケージは例えば 220 ピン級の $23\sim 24\text{mm}$ 角のパッケージを実現するために、QFP では 0.4mm ピッチが必要となるが、BGA は 1.5mm ピッチで良いため実装性が良いことがわかる。併せて、パッケージサイズが小さいため配線長も短くできる為、電気特性も向上する。

【0007】この BGA パッケージの基板は多層プリント基板が用いられているが、セラミックの基板やフィルム (TAB テープ) を用いることもできる。このうち、TAB テープを用いた場合、例えば、特開昭 63-34936 開示のように、ベースフィルム上に形成されたパターンに対し裏側に貫通スルーホールを介して、プリント基板と接合する端子を設けたり、更にプリント基板のように多層配線をフィルム内に設けなくてはならないため非常に高価なパッケージとなってしまうやほり汎用性に欠けていた。

【0008】

【課題を解決するための手段】 本発明による半導体装置は、搬送用及び位置決め用のスプロケットホール、半導体チップを接続する為に設けられたデバイスホール及び実装基板へ実装する前に切断分離するために設けられたカットホールを有するフィルムキャリアテープに、半導体チップの電極と接続する為のインナーリード及び前記インナーリードと同一平面上に外部と接合する為に設け

られたパッドが金属箔にて配線されたパターンを設けたTABテープを形成し、前記半導体チップのパッド電極と前記インナーリードを接続し、バンパを介して、前記パッドと実装基板とを接合する構造を持ったことを特徴としている。

【0009】また、本発明による方法は、前述のTABテープを用い、前記インナーリードと半導体チップと接合する工程と、半導体チップの保護及び接合した前記インナーリードとTABテープの固定を目的とした樹脂をコーティングする工程と、前記パッド上にバンパを形成する工程と、上記半導体チップ付TABテープをフィルムキャリアから切断分離し、前記パッド上に形成されたバンパに対応する実装基板のOLB用パッドを位置決めする工程と、前記バンパとOLB用パッドを接合する工程とを少なくとも有している。

【0010】

【実施例】次に、本発明について図面を参照して説明する。

【0011】図1に本発明の半導体装置及びその製造方法を説明する平面図及び断面図をしめす。まず、図1

(a)に図示するように、TABテープのデバイスホール22の外周部に均等に例えば1.0mmピッチで配置された例えば円形状のパッド3を形成し、カバーレジスト塗布ライン5に示しているように、配線パターンの保護及び半田ボールの流れを防止する為、絶縁性のカバーレジスト7を塗布する。このカバーレジストには、初期弾性率が約200kg/mm²等のエポキシ系の材料を用いると、ベースフィルム9が反る等の問題が発生し、平坦性が失われるため、ベースフィルムより初期弾性率が1/10より小さいものを採用すると良く、大幅に低い(例えば1/20程度)のものを採用するとTABテープ反りを減少でき、プリント基板への実装時に悪影響を与えない程度抑えることが可能となる。また、カバーレジスト塗布はカバーレジストライン5で図示しているように、パッド3より僅かに小さい径例えばパッドサイズ0.6mmφの時、0.5mmφで塗布し、パッド開口サイズを0.5mmφとしておく。ここで、前記パッドよりカットホール2側へ配線し、テストパッドや、メッキ配線を設けても良いが、半導体装置の小型化するために、前記パッドを配線パターンのショートチェックパッドとして採用し、更にベースフィルム9上の配線パターンは前記カバーレジストで保護すれば、メッキ配線を形成しなくともよい。

【0012】通常ベースフィルム9は半透明性のポリイミド樹脂又は、透明なポリエチレンテレフタレート等の樹脂が用いられている。更に、カバーレジスト7は通常緑色をした光透過性の悪いエポキシ樹脂が用いられているが、光に透明又は、半透明なポリイミド樹脂を用いても良い。このベースフィルム9は厚さが50μm～125μmで、カバーフィルム7の厚さは10～30μmで

ある。

【0013】次いで、図1(b)の断面図で示しているように、このTABテープを用いインナーリード6と半導体チップ4を接続する。

【0014】次いで、図1(c)に示すように、半導体チップ4の保護だけでなく、半導体チップ4とインナーリード6及びベースフィルム9を確実に固定するため、前記樹脂をチップ上部だけでなく、ベースフィルム9上にもコーティングする。この時、樹脂厚は、半導体チップ4上面より250μm以内とすると良い。

【0015】その後、パッド3の開口部に例えば開口サイズ0.5mmφの場合、0.8mmφの半田ボールを形成し、その後、N₂雰囲気で溶融して、バンパ11を接続形成する。

【0016】このときパッド3に図4に示すように溝を付けてもよい。溝を付けることによって、半田ボールのバンパ11とパッド3との接触面積が増えるのでバンパ11の接着強度と電気的導通が良くなる。

【0017】この溝は、図4(c)に示すようにベースフィルムまで設けた場合、さらに接着強度は強くなる。このとき、パッドの中央部と周辺部はバンパが導体であるので電気的に導通しているが、図4(a)に示すように部分的にパッドの材質で接続した方が電気的導通が確実にとれて好ましい。

【0018】このバンパの形成方法は印刷法によっても形成可能である。ここで、半田ボールを配置する場合、金属箔であるパッドに酸化膜が厚いとフラックスが必要となるが、フラックスを用いなくとも接合する場合は、前記カバーレジスト7の塗布位置を前記パッド3のサイズより必ずしも小さくしなくともよい。

【0019】次に、前記カットホール2にて切断・分離し、電気選別後、図1(d)に示すように、OLBパッド12に他品種と同時に一括リフローにて接続する。

【0020】そして、半透明性又は透明性の材料をベースフィルム9及びカバーレジスト7に使用した場合にはこの半導体装置をプリント基板13に実装した後、半導体装置のバンパ11とプリント基板13のOLBパッド12との接続具合をベースフィルム9を通して直接目視で観察できるので、接続の良否を簡単に検査できる。

【0021】さらに、補強のために、透明な補強材(例えばプラスチック)をベースフィルム9の実装面と反対側に設ければ強度を保ったまま半導体装置のバンパ11とプリント基板13のOLBパッド12との接続の良否を検査できる半導体装置を提供することがでる。

【0022】従って、不透明又はカバーレジスト7を使用した場合には、半導体装置のバンパ11とプリント基板13のOLBパッド12との接続の良否を検査しようとすると、ベースフィルム9が不透明なため目視で観察することができず、X線装置等の特殊な装置を使用しなければ観察することが出来なかったが、透明なベースフ

フィルム9を使用したり、透明なベースフィルム9と透明な補強材とを使用すれば製造ラインの中で、簡単に目視で半導体装置のバンプ11とプリント基板13のOLBパッド12との接続の検査ができる。また、ベースフィルム9とプリント基板13との間に光を当てて検査をすればバンプ11がベースフィルム9を通してより見えやすくなるので検査がより確実にできる。

【0023】ここで、図6を用いて、半導体装置のバンプ11とプリント基板13のOLBパッドとの接続の良否を検査方法を説明する。実装前の半導体装置のパッド3には(b)の実装前断面図の示すように、Aサイズのバンプ11が設けられている。これが実装されると、バンプが溶解してOLBパッドに接触し表面張力によってOLBパッドの大きさに広がり接合良品断面図の様にバンプの大きさがBサイズになる。しかし、溶解不足等の原因で接続具合が不良になると、接合不良断面図の様にバンプがOLBパッドに広がらずに大きさがAサイズから余り変わらない。

【0024】従って、図6(a)の観察方向からベースフィルム9を通じてバンプの大きさを観察すると、接合良品のバンプはOLBパッドと同じくらい大きく、接合不良品のバンプは小さいまま変わらず(c)の様に見えるので、簡単に目視で、パッド3とOLBパッド12との接合具合を検査できる。

【0025】また、透明性材料をベースフィルム9に使用した場合や透明性補強材を透明性ベースフィルム9に張り付けた場合には、さらに、ベースフィルム9の実装面に、方向性識別パターン28や位置認識パターン29を設ければ、この半導体装置をプリント基板13に実装するときに、左右対象なパッド配列の方向性が透明性ベースフィルム9を通して簡単に識別できたり、実装基板13上に設けた目標パターンに位置認識パターン29を位置合わせすることにより、ベースフィルムのバンプ11とプリント基板13のOLBパッド12とを位置合わせすることが簡単にできるようになる。

【0026】さらに、実装後の接合具合の検査の時に、ベースフィルム9の方向性を検査することも可能である。

【0027】この場合、方向性識別パターン28や位置認識パターン29をOLBパッドと同じ面にかつ同じ材質でつくれば、ベースフィルム上のパッド通と同じ工程で作れるので、工程をわざわざ追加せずに、位置認識パターン29や方向性識別パターン28を持つ半導体装置を製造することができる。

【0028】この時、枠型の補強材を使って、ベースフィルム9端にだけ補強材を設けると、プラスチック等より強度が強い樹脂性や金属性の補強材でも、ベースフィルム9のパッド3がある部分には補強材が存在しないので簡単に目視で半導体装置のバンプ11とプリント基板のOLBパッド12と接合具合が検査でき、かつより補

強度が高い半導体装置を供給することができる。

【0029】さらに、ベースフィルム9のパッド3に対応する部分や方向性認識パターン28や位置認識パターン29に孔が開いた補強材であれば、その材質が不透明であってもより変形のすくない、かつ簡単に目視で半導体装置のバンプ11とプリント基板のOLBパッド12との接合具合が検査でき、ベースフィルム9が透明であるという利点を生かした半導体装置を提供することができる。

【0030】また、半導体チップの電極パッドの数が少ない場合、パッド3をデバイスホール22の対面する2方向の、スプロケットホールがある方向のみに配置すれば、ベースフィルムの面積を少なくして、製品一個当たりのベースフィルムの使用面積を少なくすることができ、材料費を低減することができる。

【0031】次に本発明の第2の実施例を説明する。図2(b)に示すようにデバイスホール22内に配線材料と同じ金属箔からなる吊りリード17を設ける。この吊りリードにも、カバーレジスト7を塗布するが、半導体チップ4から発熱される熱を実装基板に放出するため、図2(a)に示しているような放熱用バンプ18が形成できるように、金属箔につながる貫通穴を設けておく。この貫通穴26は、半田ボールでバンプ11を形成する場合は、OLB接続に用いるボール系と同じものを使用するとバンプ11を形成する時、同時に形成できるため貫通穴サイズをパッド3の開口サイズと同時にしておくとの良い。図示している貫通穴は1個であるが、必要に応じて、複数個設けることができる。また、バンプ11を印刷法で形成する場合は、必ずしもパッド3の開口サイズと同値とする必要がない。

【0032】次いで、実施例1と基本的に同様な工程で製造するが、樹脂10の塗布は吊りリード17とデバイスホール22の間から塗布し、毛細管現象を利用し吊りリード17と半導体チップ4の間も浸透できる樹脂を採用すれば、容易にコーティングできる。この時、吸着ノズル等で釣りリードが半導体チップ4側に垂れないように固定するとおよい。

【0033】この放熱用バンプは、半導体チップ4がインナーリード6接続されたデバイスホール22の領域の高さを一定に保つ効果もある。

【0034】更に、放熱性を向上する為に、A1板等からなる放熱板16を放熱用接着剤15で取り付けると良い。また、これ以上に放熱する場合は、ヒートシンク14を前記放熱板16の上部に放熱性接着剤15で取り付けると効果がある。この放熱用の放熱板16及びヒートシンク14の取り付けは実施例1の構造でも可能である。この時、放熱板16をベースフィルム9にも接着できる構造にすれば、テープの反り防止にもなる。また、ヒートシンク14が重い場合は、その重さに耐えきれず垂れる心配があるが、樹脂10上部とプリント基板13

の間を、例えば半田材等からなる板やペーストを用いて固定できるように、プリント基板13側に取り付けておくといふ(図示せず)。

【0035】また、半田バンプの構造は、半田のみでボール状につくっても良いが、時に半導体チップ裏面に放熱板を設置する構造等半導体装置が重くなると、プリント基板に実装する際に半田バンプが半導体装置の重みで必要以上につぶれて、隣接したバンプ同士がショートする場合がありますので、例えば、銅又は銀で核をつくりその周囲を半田でとりまく二重構造とすれば、バンプの強度を強くすることができます。

【0036】そして、核の大きさ等を選択することにより、ベースフィルムやプリント基板の平坦性が多少悪くなくても、平坦性の悪さを吸収しかつ必要以上につぶれずに隣接したバンプ同士がショートすることを防止することができる。

【0037】さらに、放熱板の材質は銅/タングステン、または銅/タングステン/ニッケルの混合物がよい。温度サイクルテスト(−65℃/150℃, 1000サイクル)やブレッシャー・クッカー・テスト(125℃, 100%, 500h)の結果、銅/タングステン、または銅/タングステン/ニッケルの混合物は変形がないが、銅/モリブデンは放熱板が反って変形し、はがれ等が発生するという不具合が発生する。

【0038】さらに、パッド3の配列は、一般的には外周が正方形または長方形になるように配置されていた。しかし、この配列では、実装後正方形または長方形の頂点に当たる部分のパッド3のバンプ11が、それ以外のバンプ11と比べると周囲のバンプ11が3方向にしかないのでベースフィルム9と実装基板13の剥がれ力に対して強く、この頂点の部分から剥がれが始まるという問題点があった。そこで、図7の様にこの正方形または長方形の頂点に当たる部分にバンプ11を形成するパッド3を設けないようにすると、外周の頂点に当たるバンプ11には少なくとも4方向の周囲にバンプ11があるので、周囲のバンプの接合力によって外周の頂点のパッド3が剥がれにくくなる。

【0039】また、正方形または長方形の頂点に当たる部分のパッドは、インナーリード6からパッド3までの配線長がもっとも長く、配線抵抗がそれ以外のパッドより大きい等の電気特性上の問題もあった。そこで、図7のL1(コーナー部パッド配列長)とL2(中央部パッド配列長)とが同じ長さになるようにすると、接合力と電気特性上の問題を改善できる。

【0040】次に本発明の第3の実施例を図面を用いて説明する。図8はこの第3の実施例のパッド部の構成を示す図である。図7のパッド部の構成との違いは、コーナー部のパッドを一部除去している点である。パッケージの端子数は今後増加する事が予想される。コーナー部のパッドの数は、列が増加するに従って増加する。例え

ば列が4列の場合のコーナー部のパッドの数は3個であるが、6列の場合は10個となる。コーナー以外の場所で有ればパッド間を通る配線の数は、列の数だけで済むが、コーナー部では列の数に更にコーナー部のパッドの数だけの配線を通す必要が出てくる。コーナー部で必要とする配線が通る様にパッドの間隔を広げてしまえば良いが、この場合はパッケージのサイズが大きくなってしまふという問題が発生してしまう。しかし図8のようにパッド配列の最内周部のコーナー及びコーナーのパッドと隣接するパッドとを少なくとも1つ間引く事でパッド間の間隔が広がりコーナー部のパッドへの配線を通す事が可能になる。

【0041】

【発明の効果】このように本発明のTAB型半導体装置は、TABテープの材料を適正化したこと等により、パッケージ構造を簡略化したにも関わらず、QFP等の他品種と同時に一括リフローにて安定してプリント基板へ実装できるようになった。

【0042】また、ベースフィルムを透明にすることにより、ベースフィルムを通してバンプの形状を観察することができるので、半導体装置のバンプとプリント基板のパッドとの接続を製造ラインの中で簡単に目視で検査することができる。また、透明の補強材またはパッドが形成された領域に孔をあけた補強材や枠型の補強材をベースフィルムのプリント基板と反対の面につけることにより、ベースフィルムの強度を強化させたものでも製造ラインの中で簡単に目視で検査することができる。

【0043】さらに、ベースフィルムとプリント基板との間に光を当てて検査する事により、ベースフィルムを通してバンプの形状をより簡単に、かつ確実に観察することができるのでより検査の時間を短縮し、確実に検査することができる。

【0044】また、半導体チップに放熱板と放熱バンプを取り付けることにより、放熱特性を向上させることができる。

【0045】そして、放熱板の材料を銅/タングステンや銅/タングステン/ニッケルの混合物にすることで、放熱板の変形が少ない半導体装置を供給することができる。

【0046】また、バンプの構造を、銅や銀の核の周囲を半田で囲む構造とすることで、隣接したバンプ同士のショートを防止することができる効果を持つ。

【0047】さらに、パッド3の配列を正方形または長方形の頂点に当たる部分にバンプを形成するパッドを設けないようにすることで、外周の頂点のパッドが剥がれにくくなるという効果がある。また、電気特性上、コーナー部パッド配列と中央部パッド配列とが同じ条件になるパッド配列を実現することができるという効果を有する。

【0048】最内周のパッドのコーナーのパッド及びコ

ーナーのパッドと隣接する最内周パッドの少なくとも1つのパッドを削除する事でパッドの列が増えコーナー部のパッド数が増加してもコーナー部のパッド間隔が広くなりコーナー部のパッドへ配線を通す事が可能となるという効果を有する。

【図面の簡単な説明】

【図1】 本発明の第1の実施例を示す平面図及び断面図。

【図2】 本発明の第2の実施例を示す平面図及び断面図。

【図3】 従来の実施例を示す平面図及び断面図。

【図4】 本発明のベースフィルムのパッドの他の実施例を示す平面図及び断面図。

【図5】 本発明のベースフィルム上のパッド配置の他の実施例を示す平面図。

【図6】 本発明のベースフィルムを用いた場合の実装後の検査方法を示す図。

【図7】 本発明のベースフィルムのパッド配置、位置認識パターンおよび方向性識別パターンの例を示す図。

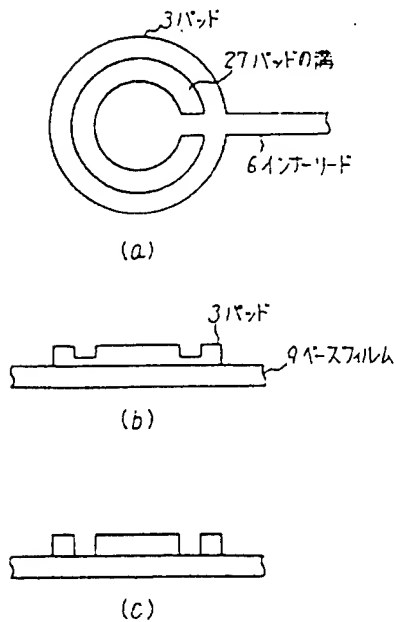
【図8】 第3の実施例のパッド部の構成を示す図。

【符号の説明】

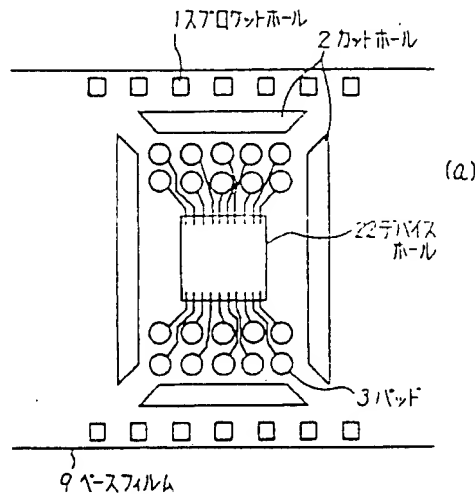
- 1 スプロケットホール
- 2 カットホール
- 3 パッド
- 4 半導体チップ

- 5 カバーレジスト塗布ライン
- 6 インナーリード
- 7 カバーレジスト
- 8 接着剤
- 9 ベースフィルム
- 10 樹脂
- 11 バンプ
- 12 QLB用パッド
- 13 プリント基板
- 14 ヒートシンク
- 15 放熱性接着剤
- 16 放熱板
- 17 吊りリード
- 18 放熱用バンプ
- 19 OLBホール
- 20 アウターリード
- 21 電気選別用パッド
- 22 デバイスホール
- 23 サスペンダー
- 24 ILB用バンプ
- 25 放熱用OLBパッド
- 26 貫通孔
- 27 パッドの溝
- 28 方向性識別パターン
- 29 位置認識パターン

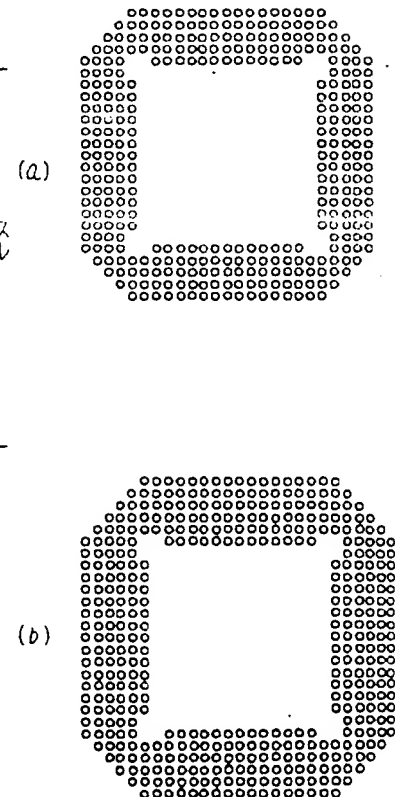
【図4】



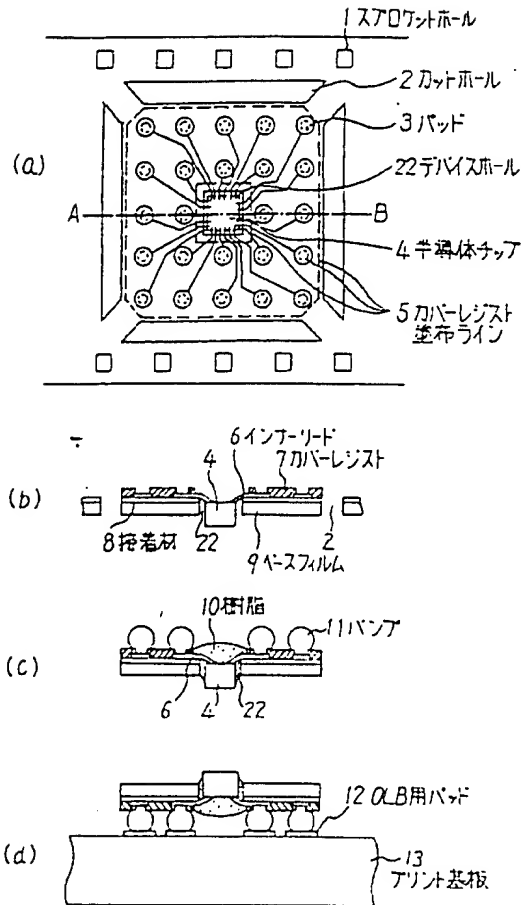
【図5】



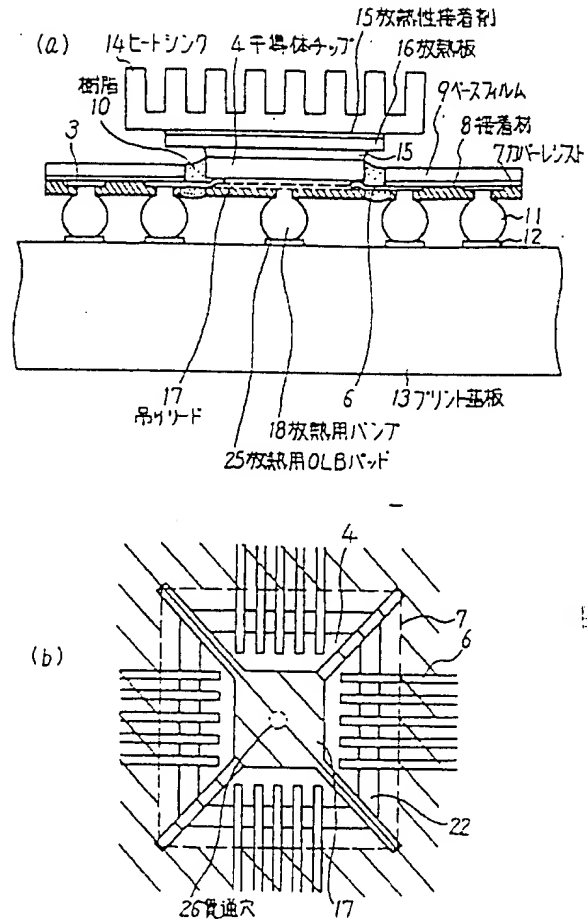
【図8】



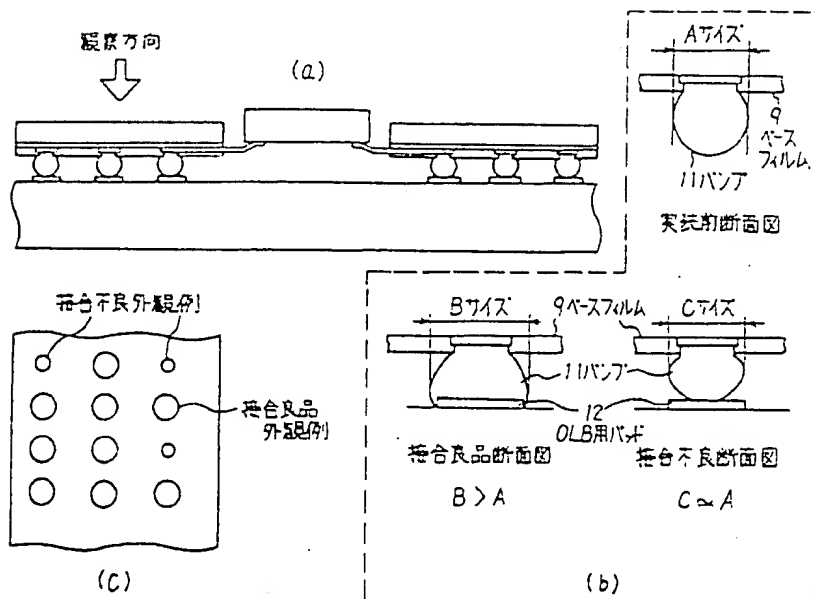
【図1】



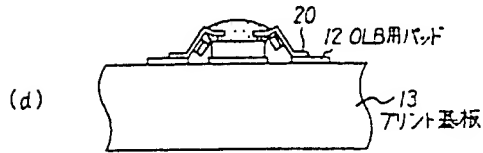
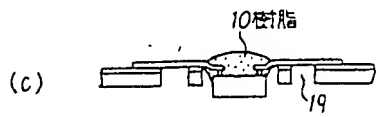
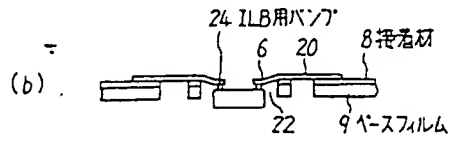
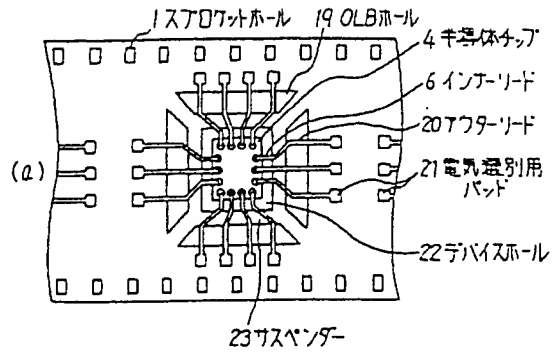
【図2】



【図6】



【図3】



【図7】

